

DERWENT-ACC-NO: 1998-223076

DERWENT-WEEK: 199820

COPYRIGHT 2005 DERWENT INFORMATION LTD

TITLE: Heat dissipation electrode structure e.g. for semiconductor device - has thermally conductive insulating resin that is filled in gap between bump electrodes and ground electrodes of semiconductor chip

PATENT-ASSIGNEE: TAIYO YUDEN KK[TAIO]

PRIORITY-DATA: 1996JP-0218585 (August 20, 1996)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE
PAGES MAIN-IPC		
JP 10065072 A	March 6, 1998	N/A
004 H01L 023/36		

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
APPL-DATE		
JP 10065072A	N/A	1996JP-0218585
August 20, 1996		

INT-CL (IPC): H01L023/36

ABSTRACTED-PUB-NO: JP 10065072A

BASIC-ABSTRACT:

The structure includes a substrate (1) over which multiple heat dissipation bump electrodes (4) are formed. A semiconductor chip (6) with multiple ground electrodes (8) is fixed on the substrate by maintaining a gap (5) from the bump electrodes. A thermally conductive insulating resin (10) is filled in the gap between the bump electrodes and the ground electrodes of the semiconductor chip.

ADVANTAGE - Enables quick heat radiation from semiconductor chip.

Eliminates  
need for heat radiator.

CHOSEN-DRAWING: Dwg. 3/10

TITLE-TERMS: HEAT DISSIPATE ELECTRODE STRUCTURE SEMICONDUCTOR DEVICE  
THERMAL

GROUND CONDUCTING INSULATE RESIN FILLED GAP BUMP ELECTRODE  
ELECTRODE SEMICONDUCTOR CHIP

DERWENT-CLASS: U11

EPI-CODES: U11-D02B1; U11-E01C;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N1998-176932

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-65072

(43)公開日 平成10年(1998)3月6日

(51)Int.Cl.<sup>8</sup>

H 0 1 L 23/36

識別記号

序内整理番号

F I

H 0 1 L 23/36

技術表示箇所

D

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21)出願番号

特願平8-218585

(22)出願日

平成8年(1996)8月20日

(71)出願人 000204284

太陽誘電株式会社

東京都台東区上野6丁目16番20号

(72)発明者 鈴木 芳規

東京都台東区上野6丁目16番20号 太陽誘電株式会社内

(72)発明者 村井田 道夫

東京都台東区上野6丁目16番20号 太陽誘電株式会社内

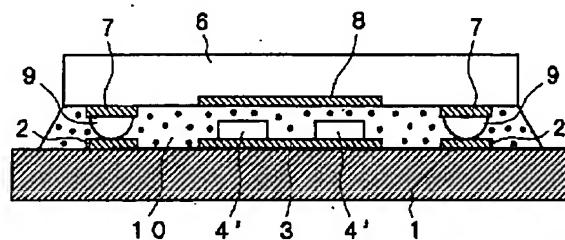
(74)代理人 弁理士 吉田 精孝

(54)【発明の名称】 放熱電極構造

(57)【要約】

【課題】 薄型で且つ高い放熱性が得られる放熱電極構造を提供する。

【解決手段】 半導体素子6がフェイスダウン実装される基板1上に、放熱用バンプ4' と電極3によって放熱用突起電極を構成し、該放熱用突起電極と半導体素子6のグランド電極8との間に両者が接触しない範囲で極力狭い間隙を形成して、この間隙に熱伝導性の高い絶縁性樹脂10を充填してあるので、半導体素子6で発生した熱を、グランド電極8から絶縁性樹脂10を介して放熱用突起電極(放熱用バンプ4' 及び電極3)から基板1に伝えて放熱することができる。半導体素子6のグランド電極8と基板1上の放熱用バンプ4'との間隙Sが狭く、しかも該間隙Sに熱伝導性の絶縁性樹脂10が充填されているので、半導体素子1の熱を放熱用突起電極に速やかに伝えて高い放熱性を得ることができる。また、従来のような放熱器を半導体素子6に取り付ける必要がないので実装基板の厚みが厚くならない。



1

2

## 【特許請求の範囲】

【請求項1】 半導体素子がフェイスダウン実装される基板上に、半導体素子と僅かな間隙をおいて対向する少なくとも1つの放熱用突起電極を設け、半導体素子と放熱用突起電極との間隙に熱伝導性絶縁材を充填した、ことを特徴する放熱電極構造。

【請求項2】 放熱用突起電極が半導体素子と向き合う平坦面を有する、ことを特徴とする請求項1記載の放熱電極構造。

【請求項3】 半導体素子が放熱用突起電極と向き合う部分にグランド電極を有する、ことを特徴とする請求項1または2項記載の放熱電極構造。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、基板上にフェイスダウン実装された半導体素子の冷却に有用な放熱電極構造に関するものである。

## 【0002】

【従来の技術】従来、基板上にフェイスダウン実装された半導体素子の冷却には、半導体素子にシリコングリス等を介して金属製の放熱器を取り付け、半導体素子で発生した熱を該放熱器に伝えて放熱する方式が一般に採用されている。

## 【0003】

【発明が解決しようとする課題】上記従来のものでは、半導体素子に放熱器が取り付けられるため、実装基板がその分厚くなり薄型化の障害となる不具合がある。

【0004】本発明は上記事情に鑑みてなされたもので、その目的とするところは、薄型で且つ高い放熱性が得られる放熱電極構造を提供することにある。

## 【0005】

【課題を解決するための手段】上記目的を達成するため、本発明に係る放熱電極構造は、半導体素子がフェイスダウン実装される基板上に、半導体素子と僅かな間隙をおいて対向する少なくとも1つの放熱用突起電極を設け、半導体素子と放熱用突起電極との間隙に熱伝導性絶縁材を充填した、ことをその主たる特徴としている。

【0006】本発明に係る放熱電極構造によれば、半導体素子で発生した熱を、熱伝導性絶縁材を介して放熱用突起電極から基板に伝えて放熱することができ、従来のような放熱器を半導体素子に取り付ける必要がないので実装基板の厚みが厚くならない。

## 【0007】

【発明の実施の形態】図1乃至図5には本発明の第1の実施形態を示してある。以下に本実施形態に係る放熱電極構造をその構築手順を交えて説明する。

【0008】まず、図1に示すような基板1を用意する。この基板1の上面には、後述する半導体素子6が接続される複数の電極2が設けられ、また後述する放熱用

10

バンプ4が形成される電極3がその内側位置に設けられている。

【0009】次に、図1に示すように、電極3の上面に、山型状の放熱用バンプ4を複数個形成する。この放熱用バンプ4は熱伝導性の高いAu, Ag, Al, Cu等の金属またはこれらの合金から成り、その形成方法は周知のものと同様であるためここでの説明を省略する。

10

【0010】次に、図2に示すように、電極3上に形成された放熱用バンプ4に下面が平らな治具5を押し付けて変形させ、放熱用バンプ4に基板上面と平行な平坦面を形成する。本実施形態では加工成形後の放熱用バンプ4' と電極3によって放熱用突起電極が構成される。

【0011】次に、図3に示すように、基板1の上面に半導体素子6をフェイスダウン実装する。この半導体素子6の下面には、電極2に対応する複数のコンタクト電極7が設けられ、また電極3に対応するグランド電極8がその内側位置に設けられている。また、コンタクト電極7の下面には接続用バンプ9が予め形成されており、該バンプ9は実装時に基板1上の電極2に接続される。

20

【0012】基板1上に実装された半導体素子1の下面(グランド電極8)と、放熱用バンプ4' の平坦面との間には、好ましくは両者が接触しない範囲で極力狭い間隙Sが形成される。換言すれば、先に述べた放熱用バンプ4の成形荷重及び加工成形後の放熱用バンプ4' の基板上面からの高さ寸法は上記間隙Sが確保できるように設定される。

30

【0013】ちなみに、図3では半導体素子6のコンタクト電極7に接続用バンプ9を形成したものを例示したが、半導体素子6側に設けられた接続用バンプ9は、図4に示すように基板1の電極2上に形成するようにしても同様のフェイスダウン実装を行うことができる。

【0014】次に、図5に示すように、上記間隙Sを含む基板1と半導体素子6との間の間に熱伝導性の高い絶縁性樹脂10、例えばエポキシ樹脂またはシリコン樹脂を充填する。以上で基板1への半導体素子6の実装を完了する。

40

【0015】図5から分かるように、本実施形態に係る放熱電極構造では、半導体素子6がフェイスダウン実装される基板1上に、加工成形後の放熱用バンプ4' と電極3によって放熱用突起電極が構成されており、該放熱用突起電極と半導体素子6のグランド電極8との間に両者が接触しない範囲で極力狭い間隙Sが形成され、この間隙Sに熱伝導性の高い絶縁性樹脂10が充填されている。

【0016】この放熱電極構造によれば、半導体素子6で発生した熱を、グランド電極8から絶縁性樹脂10を介して放熱用突起電極(放熱用バンプ4' 及び電極3)から基板1に伝えて放熱することができる。

50

【0017】半導体素子6のグランド電極8と基板1上の放熱用バンプ4'との間隙Sが狭く、しかも該間隙S

3

に熱伝導性の絶縁性樹脂10が充填されているので、半導体素子1の熱を放熱用突起電極（放熱用バンプ4'及び電極3）に速やかに伝えて高い放熱性を得ることができる。

【0018】また、放熱用バンプ4'に基板上面と平行な平坦面を形成し、該平坦面をグランド電極8に向き合わせてあるので、半導体素子1の熱を対向面間で効率よく伝えて基板1への熱伝導を効果的に行うことができる。

【0019】更に、従来のような放熱器を半導体素子6に取り付ける必要がないので、実装基板の厚みが厚くならない利点がある。

【0020】図6及び図7には本発明の第2の実施形態を示してある。本実施形態に係る放熱電極構造が第1の実施形態のものと異なるところは、放熱用バンプ4の代わりに図6に示すような放熱用厚膜11を電極3上に形成し、該放熱用厚膜11に基板上面と平行な平坦面を第1実施形態と同様の治具5を用いて形成した点にある。本実施形態では加工成形後の放熱用厚膜11'（電極3）によって放熱用突起電極が構成される。

【0021】放熱用厚膜11は、スクリーン印刷法によって導体ペーストを所定形状で塗布しこれを乾燥し焼成することにより得られる。導体ペーストは、熱伝導性の高いAu, Ag, Al, Cu等の金属粉末と溶剤とバインダとを混合して調製したものが使用される。

【0022】この放熱電極構造は、基板1にフェイスダウン実装される半導体素子6の下面側に、厚膜形成可能なエリアが確保できる場合に有用である。他の作用、効果は第1の実施形態のものと同様である。

【0023】図8及び図9には本発明の第3の実施形態を示してある。本実施形態に係る放熱電極構造が第1の実施形態のものと異なるところは、放熱用バンプ4を形成した後に図8に示すようにこれを絶縁性樹脂12で被覆し、図9に示すように半導体素子6をフェイスダウン実装するときの圧力をを利用して放熱用バンプ4の加工成形を行うようにした点にある。

【0024】この放熱電極構造によれば、治具5を用いて放熱用バンプ4の加工成形を行う工程を省略して構築手順を簡略化することができる。他の作用、効果は第1の実施形態のものと同様である。

【0025】勿論、本実施形態における改良事項は第2

の実施形態にも適用可能であり、図10に示すように放熱用厚膜11を絶縁性樹脂12で被覆し、半導体素子6をフェイスダウン実装するときの圧力をを利用して放熱用厚膜11の加工成形を行うようにしてもよい。

【0026】

【発明の効果】以上詳述したように、本発明によれば、半導体素子で発生した熱を、熱伝導性絶縁材を介して放熱用突起電極から基板に伝えて放熱することができる、半導体素子と放熱用突起電極との間隙が狭く、しかも該間隙に熱伝導性絶縁材が充填されているので、半導体素子の熱を放熱用突起電極に速やかに伝えて高い放熱性を得ることができる。また、従来のような放熱器を半導体素子に取り付ける必要がないので、実装基板の厚みが厚くならない利点がある。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係る放熱電極構造の構築手順を示す図

【図2】本発明の第1の実施形態に係る放熱電極構造の構築手順を示す図

【図3】本発明の第1の実施形態に係る放熱電極構造の構築手順を示す図

【図4】本発明の第1の実施形態に係る放熱電極構造の構築手順を示す図

【図5】本発明の第1の実施形態に係る放熱電極構造の構築手順を示す図

【図6】本発明の第2の実施形態に係る放熱電極構造の構築手順を示す図

【図7】本発明の第2の実施形態に係る放熱電極構造の構築手順を示す図

【図8】本発明の第3の実施形態に係る放熱電極構造の構築手順を示す図

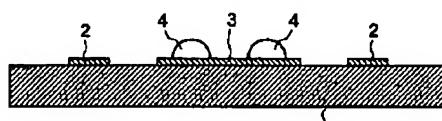
【図9】本発明の第3の実施形態に係る放熱電極構造の構築手順を示す図

【図10】第3の実施形態における改良事項を第2の実施形態に適用した例を示す図

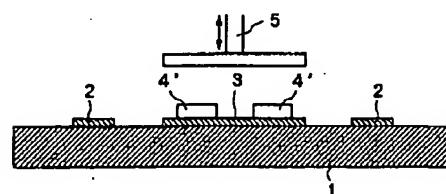
【符号の説明】

1…基板、2…電極、4, 4'…放熱用バンプ、5…治具、6…半導体素子、7…コンタクト電極、8…グランド電極、9…接続用バンプ、S…間隙、10…絶縁性樹脂、11, 11'…放熱用厚膜、12…絶縁性樹脂。

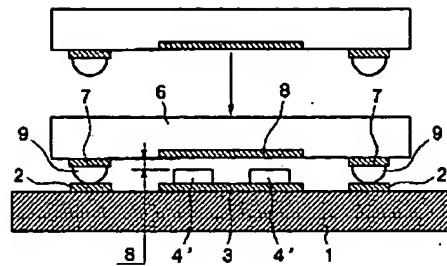
【図1】



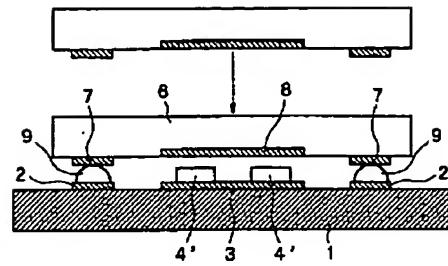
【図2】



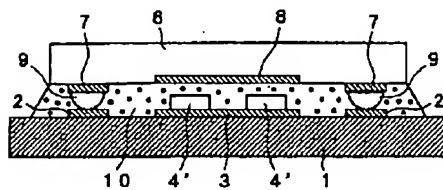
【図3】



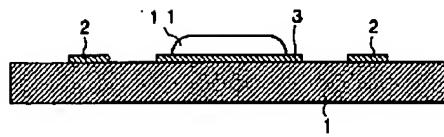
【図4】



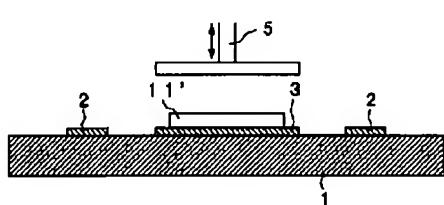
【図5】



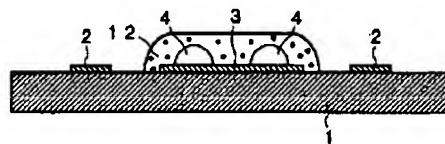
【図6】



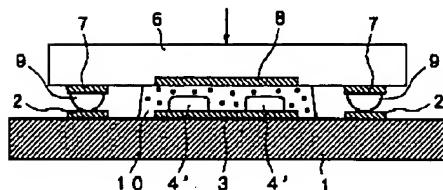
【図7】



【図8】



【図9】



【図10】

